

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06131889 A**(43) Date of publication of application: **13 . 05 . 94**

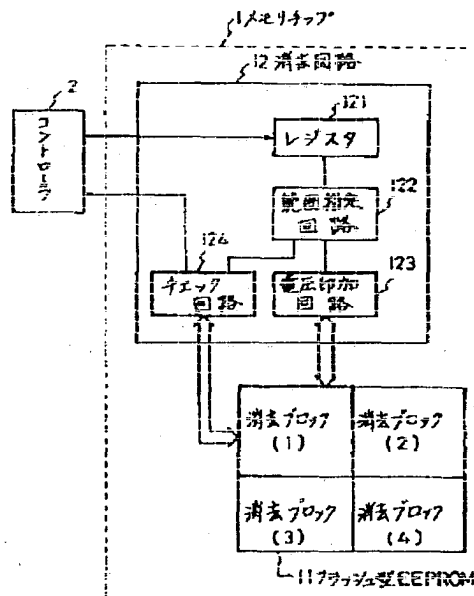
(51) Int. Cl.

**G11C 16/06
G06F 12/00**(21) Application number: **04274736**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **14 . 10 . 92**(72) Inventor: **SUKEGAWA HIROSHI****(54) SEMICONDUCTOR FILING DEVICE****(57) Abstract:**

PURPOSE: To provide a semiconductor file device which can reduce the erasing time of plural erasing blocks and also can reduce the power consumed for the erasion of these blocks.

CONSTITUTION: The range designating circuit 122 of an erasing circuit 12 designates an erasing range based on the erasing commands which are set at a register 121 by a controller 2 to plural erasing blocks. Then the erasing range is given to a voltage application circuit 123. The circuit 123 applies the voltage at one time to the erasing range of a flush type EEPROM 11. Thus plural erasing blocks are erased at one time in the erasing range.

COPYRIGHT: (C)1994,JPO&Japio



(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-131889

(43)公開日 平成6年(1994)5月13日

(51)Int.Cl.⁶

識別記号

F I

G11C 16/06

G06F 12/00

599

9366-5B

6741-5L

G11C 17/00

309

C

審査請求 未請求 請求項の数 2 (全4頁)

(21)出願番号 特願平4-274736

(22)出願日 平成4年(1992)10月14日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 助川 博

東京都青梅市末広町2丁目9番地 株式会

社東芝青梅工場内

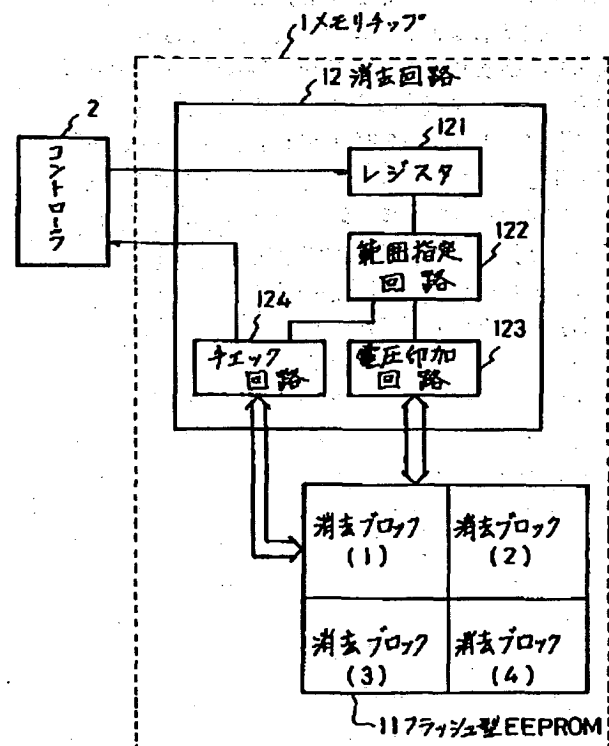
(74)代理人 弁理士 則近 憲佑

(54)【発明の名称】半導体ファイル装置

(57)【要約】

【目的】 本発明は、複数の消去ブロックの消去を短時間に行うことができると共に、前記消去にかかる消費電力を低減させることができる半導体ファイル装置を提供することを目的としている。

【構成】 本発明において、消去回路12の範囲指定回路122は、コントローラ2によりレジスタ121に設定された複数の消去ブロックに対する消去指令に基づいて消去する範囲を求め、これを電圧印加回路123に与える。電圧印加回路123はフラッシュ型EEPROM 11内の前記与えられた消去範囲に一度に電圧をかけて前記範囲内の複数の消去ブロックを一度に消去する。



【特許請求の範囲】

【請求項1】 フラッシュ型EEPROMにデータを読み書きする半導体ファイル装置において、前記フラッシュ型EEPROM内に割り付けられた複数の任意に指定された消去ブロックに消去電圧を一度にかけて前記複数の消去ブロックを一度に消去する消去手段を具備したことを特徴とする半導体ファイル装置。

【請求項2】 前記任意に指定された複数の消去ブロックが複数のメモリチップに亘ることを特徴とする請求項1記載の半導体ファイル装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はフラッシュ型EEPROMにデータを読み書きする半導体ファイル装置に係わり、特に前記EEPROM内のデータの消去に関する。

【0002】

【従来の技術】従来、フラッシュ型EEPROMは特定のメモリ領域を一度に消去することができ、前記特定のメモリ領域を消去ブロックと称する。このようなフラッシュ型EEPROMを用いた半導体ファイル装置は例えば図2に示すような構成を有している。コントローラ2はメモリチップ1内のフラッシュ型EEPROM11にデータの書き込みを行う前に、このフラッシュ型EEPROM11の例えば消去ブロック(1)～(3)を消去する動作を行う。即ち、コントローラ2はメモリチップ1内のフラッシュ型EEPROM11内の消去ブロック(1)を消去する指令を出す。これにより、消去回路12は消去ブロック(1)に消去電圧をかけて消去する。次にコントローラ2はフラッシュ型EEPROM11内の消去ブロック(2)を消去する指令を出す。これにより、消去回路12は消去ブロック(2)に消去電圧をかけて消去する。更にコントローラ2はフラッシュ型EEPROM11内の消去ブロック(3)を消去する指令を出す。これにより、消去回路12は消去ブロック(3)に消去電圧をかけて消去する。従って、上記のように複数の消去ブロックを消去する場合、消去ブロック

(1)、(2)、(3)の順番で逐次消去が行われる。或いはコントローラ2が前記消去回路12に全消去ブロックの消去を指令すると、消去回路12は消去ブロック(1)～(4)の全てを一度に消去する。

【0003】従って、上記従来の半導体ファイル装置では、複数の消去ブロックのデータを書き替える前に、前記ブロックの消去を逐次行うため、消去時間が長くなると共に、消去のための消費電力が余計にかかるという欠点があった。尚、消去回路12により消去ブロックを消去する際に必要とする消去電圧は昇圧回路(図示せず)にて昇圧して作るが、この昇圧に電力を要するため、ブロック消去を行うごとに電力を喰うことになる。しかも、消去ブロックの消去自体には消去電圧をかけるだけで余り電力を必要としないため、同一面積の領域を一度

で消去した場合と、複数回に亘って消去した場合では、複数回に渡って消去した場合の方が余計に電力を喰うことになる。

【0004】

【発明が解決しようとする課題】フラッシュ型EEPROMを用いる従来の半導体ファイル装置では、前記フラッシュ型EEPROMにデータを書き込む前に、前記フラッシュ型EEPROMの前記データが書かれる消去ブロックを事前に消去しなければならないが、この消去は逐次行われるため、消去に時間がかかると共に、消去にかかる消費電力が大きくなってしまいうという欠点があった。

【0005】そこで本発明は上記の欠点を除去し、複数の消去ブロックの消去を短時間に行うことができると共に、前記消去にかかる消費電力を低減させることができる半導体ファイル装置を提供することを目的としている。

【0006】

【課題を解決するための手段】本発明はフラッシュ型EEPROMにデータを読み書きする半導体ファイル装置において、前記フラッシュ型EEPROM内に割り付けられた複数の任意に指定された消去ブロックに消去電圧を一度にかけて前記複数の消去ブロックを一度に消去する消去手段を具備した構成を有する。

【0007】

【作用】本発明のフラッシュ型EEPROMにおいて、消去手段はフラッシュ型EEPROM内に割り付けられた複数の任意に指定された消去ブロックに消去電圧を一度にかけて、前記複数の消去ブロックを一度に消去する。

【0008】

【実施例】以下、本発明の一実施例を図面を参照して説明する。図1は本発明の半導体ファイル装置の一実施例を示したブロック図である。1はメモリチップで、2のコントローラと共に半導体ファイル装置を構成している。メモリチップ1にはフラッシュ型EEPROM11と消去回路12が内蔵されている。消去回路12は消去ブロック情報などを保持するレジスタ121、フラッシュ型EEPROM11内の消去範囲を電圧印加回路123に指定する範囲指定回路122、フラッシュ型EEPROM11の消去範囲に消去電圧を印加してデータの消去を行う電圧印加回路123及び消去が正常に行われたか否かをチェックするチェック回路124を有している。又、フラッシュ型EEPROM11には消去ブロック(1)～(4)が割り付けられている。尚、消去電圧は図示されない昇圧回路から電圧印加回路123に供給されるものとする。

【0009】次に本実施例の動作について説明する。コントローラ2は例えば消去ブロック(1)、(2)、(3)にデータを書き込む前に、これら消去ブロックを

消去する動作を行う。即ち、コントローラ 2 は消去回路 12 のレジスタ 121 に消去ブロック (1)、(2)、

(3) を消去する指令を設定して、これら指令を保持させる。範囲指定回路 122 はレジスタ 121 に設定されている消去対象消去ブロックに基づいて、今回一度に消去するフラッシュ型 EEPROM 11 の消去範囲を求め、この消去範囲 (ここでは消去ブロック (1) ~

(3)) を電圧印加回路 123 及びチェック回路 124 に与える。電圧印加回路 123 は与えられた範囲、即ち、この例では消去ブロック (1) ~ (3) の範囲に消去電圧を一度にかけて、これら消去ブロック (1) ~

(3) 内のデータを一度に消去する。チェック回路 124 は今し方消去された消去ブロック内をチェックして、消去が完全に行われたことを確認すると、これをコントローラ 2 に知らせる。コントローラ 2 は消去が完全に行われたことを知ると、前記消去ブロック (1) ~ (3) へのデータの書き込み動作に移行する。尚、チェック回路 124 により消去が行われていない部分が見つかった場合、コントローラ 2 は前記部分を含む消去ブロックの消去指令を消去回路 12 に再度出して、前記消去ブロックの消去を上記と同様に行う。

【0010】次に上記コントローラ 2 が複数のメモリチップ 1 を制御する構成のものでは、複数のメモリチップ 1 に互る複数の消去ブロックを一度に消去しなければならないことが生じるが、このような場合の動作は以下に述べる如くである。即ち、コントローラ 2 は消去したい消去ブロックを有するメモリチップ 1 の各消去回路 12 のレジスタ 121 に、該当する消去ブロックの消去指令を設定する。その後、各メモリチップ 1 の消去回路 12 内の電圧印加回路 123 が、前記レジスタ 121 内の情報に基づいて範囲指定回路 122 より求められたフラッシュ型 EEPROM 11 の消去範囲に、消去電圧を一斉

に同期してかければ、複数のメモリチップ 1 に互る複数の消去ブロックが一度に消去される。

【0011】本実施例によれば、メモリチップ 1 の消去回路 12 はコントローラ 2 から指定された複数のフラッシュ型 EEPROM 11 内の消去ブロックに一度に消去電圧をかけることにより、前記複数の消去ブロックを一度に消去することができる。このため、従来の如く複数の消去ブロックを逐次消去することがなくなり、複数の消去ブロックの消去時間を短縮化することができると共に、消去で消費される電力を低減することができる。

又、消去時間を短縮化できるため、データの書き込みを高速化することができる。更に、複数のメモリチップ 1 に互る複数の消去ブロックに対しても同様の方法で一度に消去でき、同様の効果がある。

【0012】

【発明の効果】以上記述した如く本発明の半導体ファイル装置によれば、複数の消去ブロックの消去を短時間に行うことができると共に、前記消去にかかる消費電力を低減させることができる。

【図面の簡単な説明】

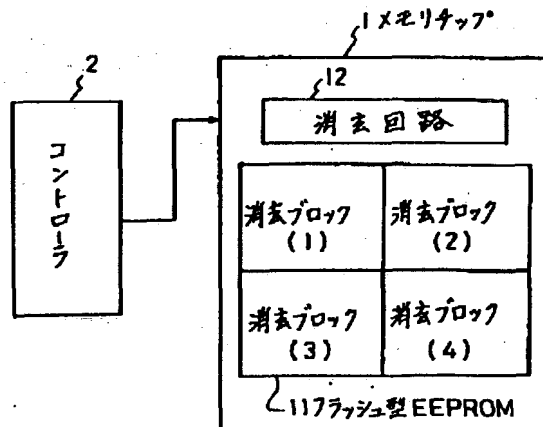
【図 1】本発明の半導体ファイル装置の一実施例を示したブロック図。

【図 2】従来の半導体ファイル装置の一例を示したブロック図。

【符号の説明】

1...メモリチップ	2...コントローラ
11...フラッシュ型 EEPROM	12...消去回路
121...レジスタ	122...範囲指定回路
123...電圧印加回路	124...チェック回路

【図 2】



【図1】

